

版本：V1.00

PCIE-1394B

全国产内嵌模块

用户使用手册

CLV-31B1M-G



成都科洛威尔科技有限公司

地址：成都市郫都区现代工业港港中路188号

TEL: 1878-0222-336 191-3621-6517

EMAIL: clovertech@163.com 公司官网: www.clvtech.net

声明

本手册中介绍的产品（包括硬件、软件和手册本身）的版权归成都科洛威尔科技有限公司所有，且保留所有权利。用户对产品的购买并不代表用户获得版权的许可，未经本授权，任何组织和个人不得以任何方式复制本手册的任何部分。

本手册所包含的内容如有更改，恕不另行通知。

目录

声明	1
目录	2
图目录	3
表目录	3
版本说明	4
范围	5
1. 概述	6
1.1. 模块描述	6
1.2. 模块特点	6
1.3. 原理框图	7
1.4. 模块功能	7
1.5. 技术规格	9
1.6. 工作环境	9
1.7. 操作系统	9
2. 机械结构	9
3. 模块接口	10
3.1. 连接器型号	10
3.2. 连接器定义	11
4. 状态指示灯说明	13
5. 硬件连接及线缆	14
5.1. 接口连接	14
5.2. 推荐线缆	14
6. 使用说明	14
6.1. 底板设计建议	14
6.2. 通用使用说明	14
7. 选型指南	16
8. 选型示例	17
附录 A-数据数据包格式	18
STOF 数据包	18
ASM 异步数据流包	19

图目录

图 1	内嵌式模块外观图	6
图 2	原理框图	7
图 3	结构尺寸图	10
图 4	J1 连接器定义	11
图 5	J2 连接器定义	12
图 6	板载 LED 位置示意图	13
图 7	硬件接口连接示意图	14
图 8	STOF 数据包格式	18
图 9	ASM 异步数据流包格式	19

表目录

表 1	连接器型号表	10
表 2	LED 状态指示灯定义表	13
表 3	板载 LED 状态指示灯定义表	13

版本说明

V1.0

初始版本。

范围

用户手册对 MIL-1394B 内嵌式模块的功能、性能、参数指标进行说明，并提供外部接口定义、机械尺寸，用户可以通过本手册了解内嵌式模块使用的基本条件和方法。

本文档适用与成都科洛威尔科技有限公司生产的全国产 PCIe 总线的 MIL-1394B 内嵌式模块，即板卡型号为 CLV-31B1M-G。

除《用户手册》外，我们还提供《快速使用手册》、《API 函数使用手册》等相关文档，用户可以通过这些文档了解必要的使用或者开发信息。

1. 概述

1.1. 模块描述

CLV-31B1M-G 是一款基于 PCIe 总线接口的全国产 IEEE-1394 数据总线测试模块。支持 2 个节点 (Node)，每个节点提供三个独立的端口，支持 AS5643 协议，可用于 MIL-1394B/AS5643 总线协议的仿真和测试。

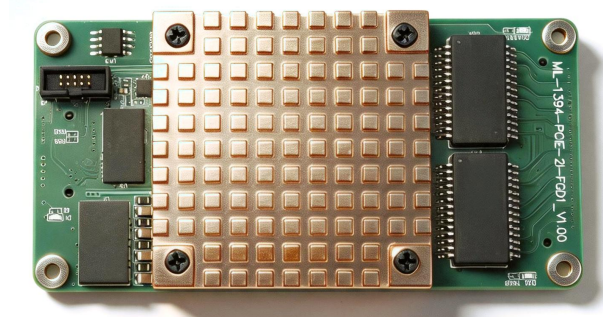


图 1 内嵌式模块外观图

1.2. 模块特点

- 全国产器件
- 超小尺寸 (100×50mm，长×宽)，可满足小型化应用
- 单 5V 电源供电
- PCIe2.0 总线
- 采用高可靠性 SOLC 堆叠连接器
- IEEE-1394b 物理层
- 支持 AS5643 协议
- 支持变压器耦合 (可选直接耦合)
- 支持 S100、S200、S400 多种速率
- 支持 CC、RN、BM 模式
- 支持 64bit 时间戳
- 支持 STOF 帧发送
- 支持异步消息流发送
- 支持 1394 头、ASM 头、消息内容等多种错误注入方式
- 支持发送时间错误注入
- 支持所有节点根据 OFFSET 偏移表自动操作
- 支持总线消息解析
- 支持接收消息过滤

- 支持总线拓扑枚举功能
- 超大板载缓存空间

1.3. 原理框图

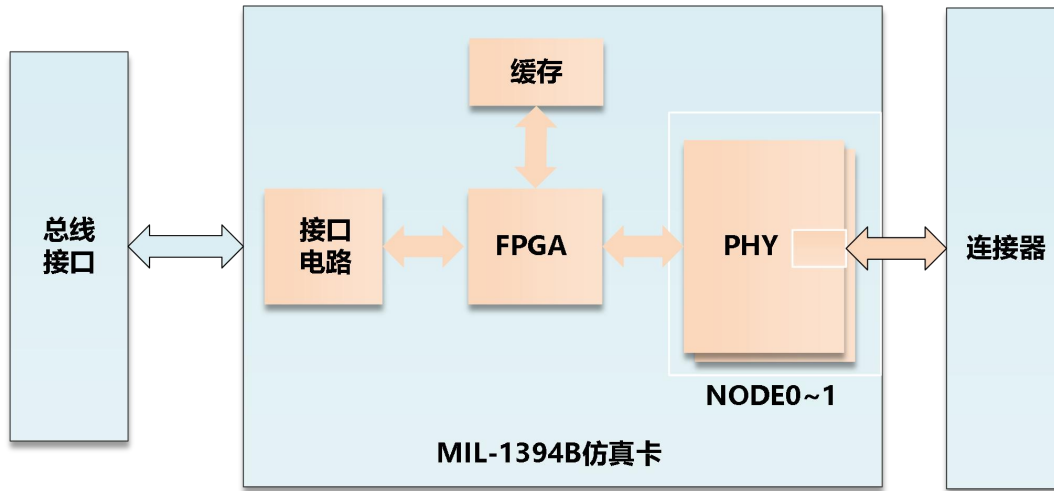


图 2 原理框图

1.4. 模块功能

1.4.1. 通用功能

- 总线拓扑枚举
- 节点速率设置
- 节点 CC、RN、BM 工作模式设置
- 支持总线复位监测
- 支持总线复位风暴
- 支持 64bit 可编程时间戳，时间戳精度可设置
- 支持接收消息解析和错误提示，包括时标，速率、通道号、MSG_ID、相对 STOF 偏移时间、Header_CRC 错误，Data_CRC 错误，Data_len 错误，offset 内容错误、消息 offset 时间错误
- 可编辑的 offset 偏移时间，包括 transmit offset、receive offset，datapump offset
- 支持硬件偏移时间自动发送控制
- 支持单次、计次和持续发送消息和 STOF 帧
- 支持硬件产生 MSG_ID
- 支持硬件产生 heartbeat、VehicleTime，产生模式可设置
- 支持单次、持续错误注入
- 支持发送消息内容错误注入，包括 Header_CRC、Data_CRC、Data_len、VPC、heartbeat、负载长度、offset 偏移错误注入
- 支持发送消息时间错误注入：提前或延后

- 支持发送消息多 buffer
- 发送消息支持 send once, send cycle, send last 模式
- 支持消息接收中断
- 支持消息发送中断, 包括支持单条消息、半 buffer 中断、满 buffer 中断、空 buffer 中断、STOF 中断
- 每节点 64MB 缓存空间, 收发各 32MB 缓存
- 接收消息计数
- 发送消息计数

1.4.2. CC 功能

- STOF 帧频率可设置
- 支持 VehicleTime 硬件产生
- 支持按预定的 offset 偏移发送数据
- 支持 datapump/PHM 数据接收
- 支持 1394 头错误、ASM 头错误、消息内容错误注入
- 支持消息发送时间错误注入
- 支持 STOF 消息发送计数
- 支持消息发送计数

1.4.3. RN 功能

- 通道号可设置
- 支持 STOF 帧频率监测
- 支持 STOF 错误侦测
- 支持 offset 偏移时间错误侦测
- 支持多 buffer 数据接收
- 支持 STOF 帧计数
- 支持接收消息计数
- 支持错误 STOF 消息计数
- 支持错误消息计数
- 支持任意时间接收数据
- 支持按预定的 offset 偏移发送数据
- 支持 1394 头错误、ASM 头错误、消息内容错误注入
- 支持发送时间错误注入
- 支持消息发送计数

1.4.4. BM 功能

- 支持 STOF 帧频率监测

- 支持 STOF 错误侦测
- 支持 offset 偏移时间错误侦测
- 支持消息过滤
- 支持接收消息计数
- 支持错误 STOF 消息计数
- 支持错误消息计数

1.5. 技术规格

- 总线：
 - PCIe2.0x1
- 重量：
 - ≤35g（不含散热片）
 - ≤80g（含标配散热片）
- 尺寸：100x50x15mm（±0.2mm，含散热器）
- 功耗：≤6W（5V@1.2A，@25℃）；
- 板载缓存：
 - 256MB 缓存

1.6. 工作环境

- 工作温度
 - -20℃~+55℃（常温级）
 - -40℃~+75℃（宽温级）
- 存储温度：-40℃~+80℃
- 湿度：5%~95%（不凝露）

1.7. 操作系统

- 支持 Windows7/windows10
- 支持 Linux(可选)
- 支持中标麒麟(可选)
- 支持天脉操作系统(可选)
- 支持 VxWorks（可选）

2. 机械结构

CLV-31B1M-G 模块物理尺寸为：100x50x15mm（±0.2mm）。

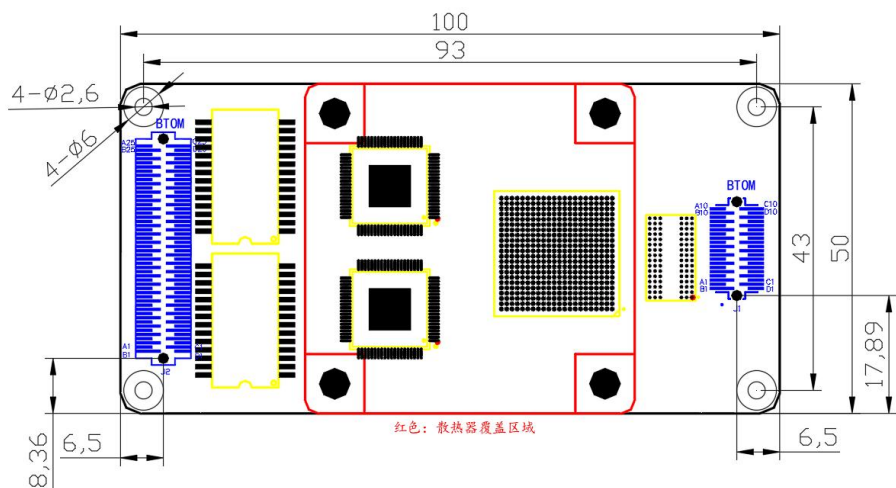


图 3 结构尺寸图

内嵌式模块总高度 15mm（±0.2mm），其中板间连接器嵌合高度 6.35mm、PCB 板厚 1.6mm、模块正面器件高度 7mm。

3. 模块接口

模块提供两个板对板连接器 J1 和 J2，其中 J2 为 MIL-1394 信号接口、J1 为 PCIE 信号和供电接口。

3.1. 连接器型号

表 1 连接器型号表

	连接器型号（内嵌式模块）	对应连接器型号（底板）
J1	SOLC-110-02-L-Q-A	TOLC-110-02-L-Q-A
J2	SOLC-125-02-L-Q-A	TOLC-125-02-L-Q-A

3.2. 连接器定义

3.2.1. J1 连接器定义：

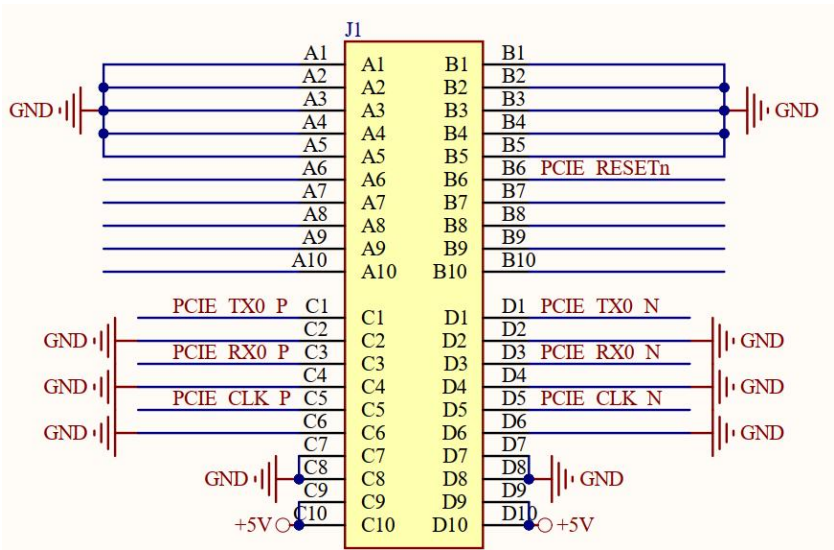


图 4 J1 连接器定义

信号描述：

- PCIE_TX0_P/N: PCIE 差分对 TX 正/负端（PCIE-Root 端视角）；
- PCIE_RX0_P/N: PCIE 差分对 RX 正/负端（PCIE-Root 端视角）；
- PCIE_CLK_P/N: PCIE-100M 差分时钟；
- PCIE_RESETn: PCIE 复位信号；
- +5: 模块+5V 工作电源；
- GND: 地信号；
- NC: 预留信号，保持悬空，请勿使用。

3.2.2. J2 连接器定义：

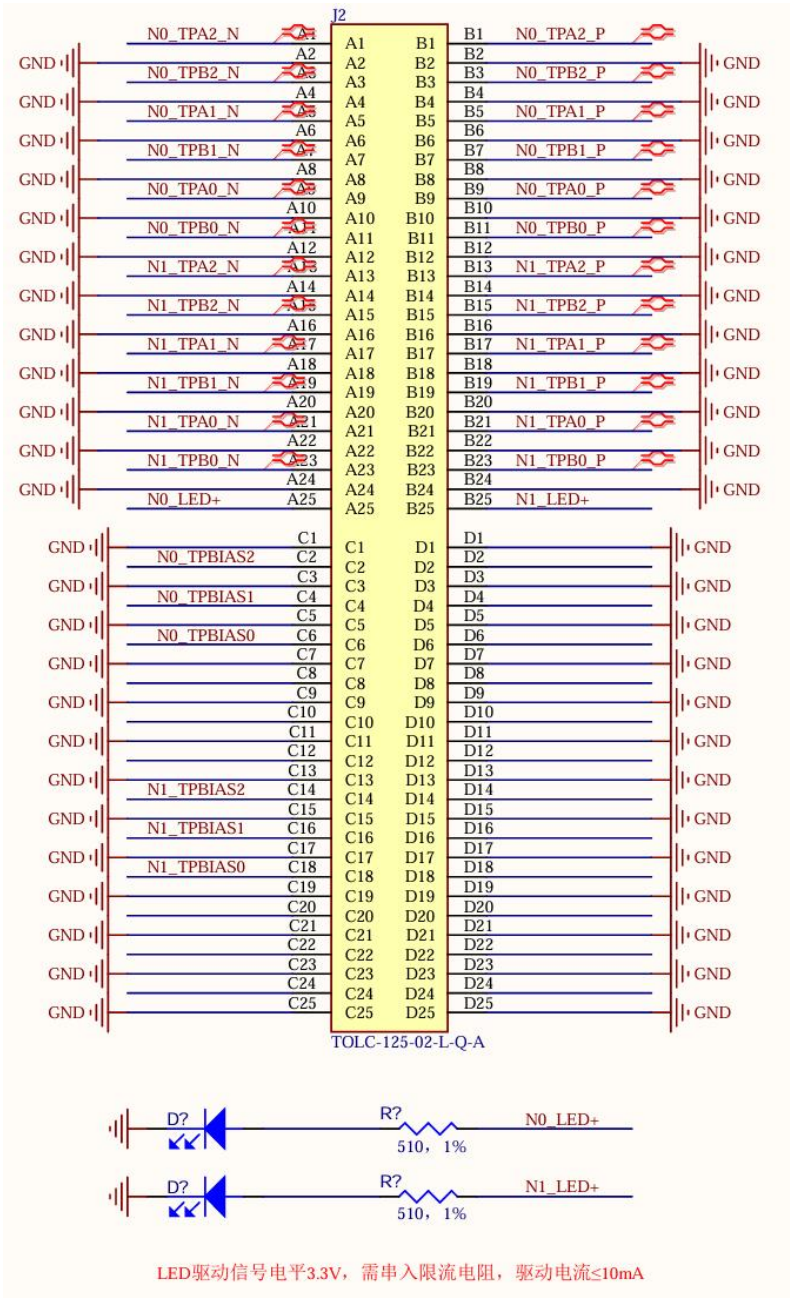


图 5 J2 连接器定义

信号描述：

Nx_Py_TPA_P/N：节点 x_端口 y_差分对 RX 正/负端；

Nx_Py_TPB_P/N：节点 x_端口 y_差分对 TX 正/负端；

Nx_TPBIAS0~2：节点 x_端口监测信号（预留）

GND：地信号；

NC：预留信号，保持悬空，请勿使用。

Nx_LED+：节点 x 指示灯信号正端，负端接 GND，可驱动 3V 指示灯，使用时需串入限流电阻，驱动电流 $\leq 10\text{mA}$ ；

表 2 LED 状态指示灯定义表

LED	LED 状态	定义
N0_LED+	熄灭	节点 0 断开
	常亮	节点 0 已连接
	闪烁	节点 0 已连接，且有数据收/发
N1_LED+	熄灭	节点 1 断开
	常亮	节点 1 已连接
	闪烁	节点 1 已连接，且有数据收/发

4. 状态指示灯说明

模块提供 3 个板载指示灯，分别为 D1、D2A、D2B。用于指示供电状态、节点 0 工作状态和节点 1 工作状态指示，指示灯位置如下图所示。

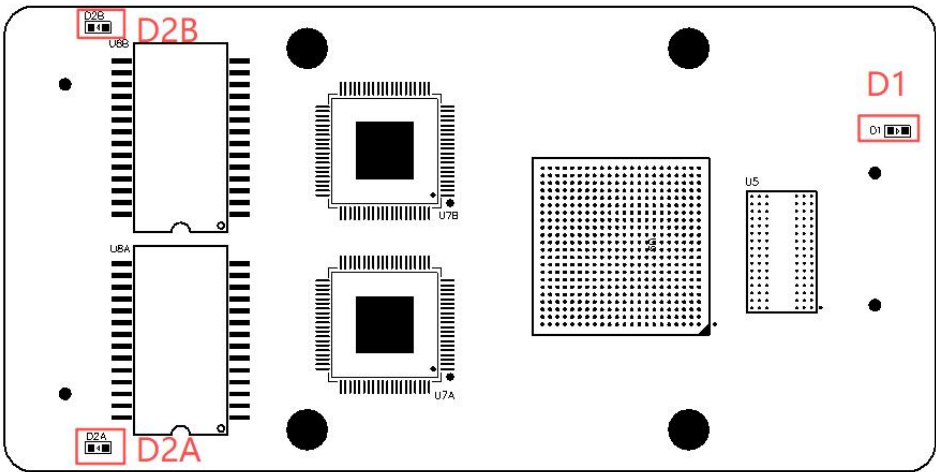


图 6 板载 LED 位置示意图

表 3 板载 LED 状态指示灯定义表

LED	LED 状态	定义
D1	熄灭	模块电源断开
	常亮	模块电源已接通
D2A	熄灭	节点 0 断开
	常亮	节点 0 已连接
	闪烁	节点 0 已连接，且有数据收/发
D2B	熄灭	节点 1 断开
	常亮	节点 1 已连接
	闪烁	节点 1 已连接，且有数据收/发

5. 硬件连接及线缆

5.1. 接口连接

1394 各节点采用 TX/RX 交叉互联的方式进行连接，硬件接口连接示意图如下：

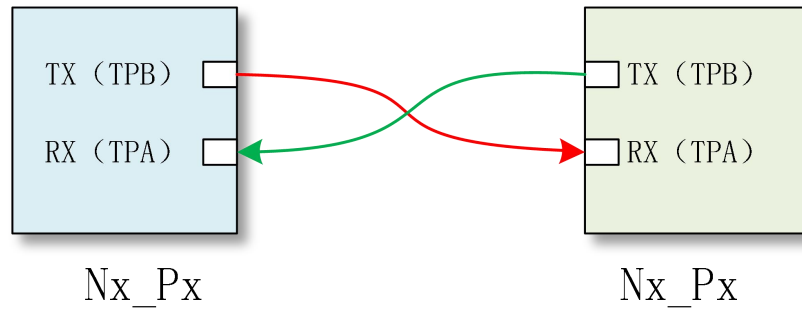


图 7 硬件接口连接示意图

5.2. 推荐线缆

推荐使用 RCN8687(AWG24 白色四同轴线缆)、RCN8989(AWG24 蓝色四同轴线缆)或 110 ± 6 欧差分屏蔽线缆(线径 AWG22~AWG30)。

6. 使用说明

6.1. 底板设计建议

1. 内嵌模块为单电源供电的完整功能内嵌模块，用户仅需设计对应的电源、总线信号以及网络接口信号即可；
2. 底板设计可参见《底板参考原理图》；
3. PCIE 参考时钟需要采用 100 欧差分阻抗设计；
4. PCIE_RX/TX 信号需要采用 100 欧差分阻抗设计，且保证连续参考平面；
5. 1394 信号需要采用 100 欧差分阻抗设计。

6.2. 通用使用说明

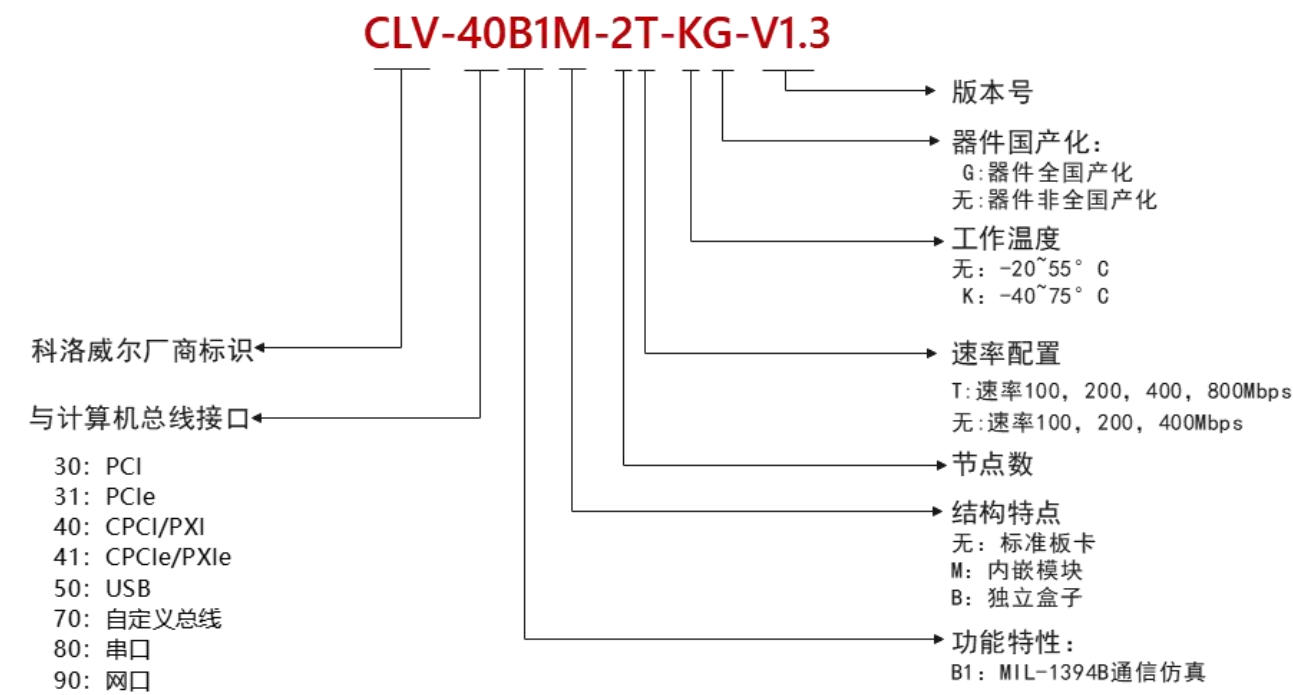
您可以使用我们提供的控制台 demo 软件或者总线仿真软件实现模块的各功能，包括工作模式选择，VL 创建，消息发送，消息接收等。在使用前需要安装硬件板卡、驱动和相应的软件，具体内容可参见《快速使用手册》。

如果您需要使用 PCIE-1394B 全国产内嵌模块 CLV-31B1M-G 进行

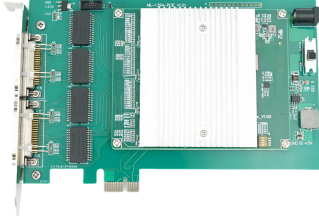
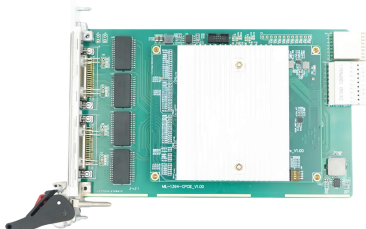
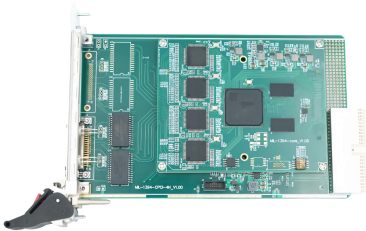
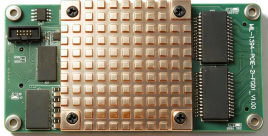
二次开发，那么可以看参见《MIL-1394 仿真卡 API 函数使用手册》。

另外在使用板卡时，您可能需要对一些基本的 MIL-1394（或 AS5643）总线的知识进行了解。您可以通过《快速使用手册》中的相关章节进行了解，也可以阅读相关协议标准。

7. 选型指南



8. 选型示例

板卡型号	总线类型	参数配置	实物图
CLV-31B1-4-V1.01	PCle 总线	4 节点, 速率支持 100, 200, 400Mbps, 3U 标准卡, 工作温度 -20~55℃, 器件非国产化, 版本 V1.01	
CLV-41B1-4T-V1.01	CPCle 总线	4 节点, 速率支持 100, 200, 400, 800Mbps, 3U 标准卡, 工作温度 -20~55℃, 器件非国产化, 版本 V1.01	
CLV-40B1-2-K-V1.01	CPCI 总线	2 节点, 速率支持 100, 200, 400Mbps, 3U 标准卡, 工作温度 -40~75℃, 器件非国产化, 版本 V1.01	
CLV-50B1B-2-V1.01	USB 总线	2 节点, 速率支持 100, 200, 400Mbps, 独立盒子, 工作温度 -20~55℃, 器件非国产化, 版本 V1.01	
CLV-31B1M-2-KG-B1.01	PCle 总线	2 节点, 速率支持 100, 200, 400Mbps, 内嵌模块, 工作温度 -40~75℃, 器件非国产化, 版本 V1.01	

附录 A-数据数据包格式

STOF 数据包

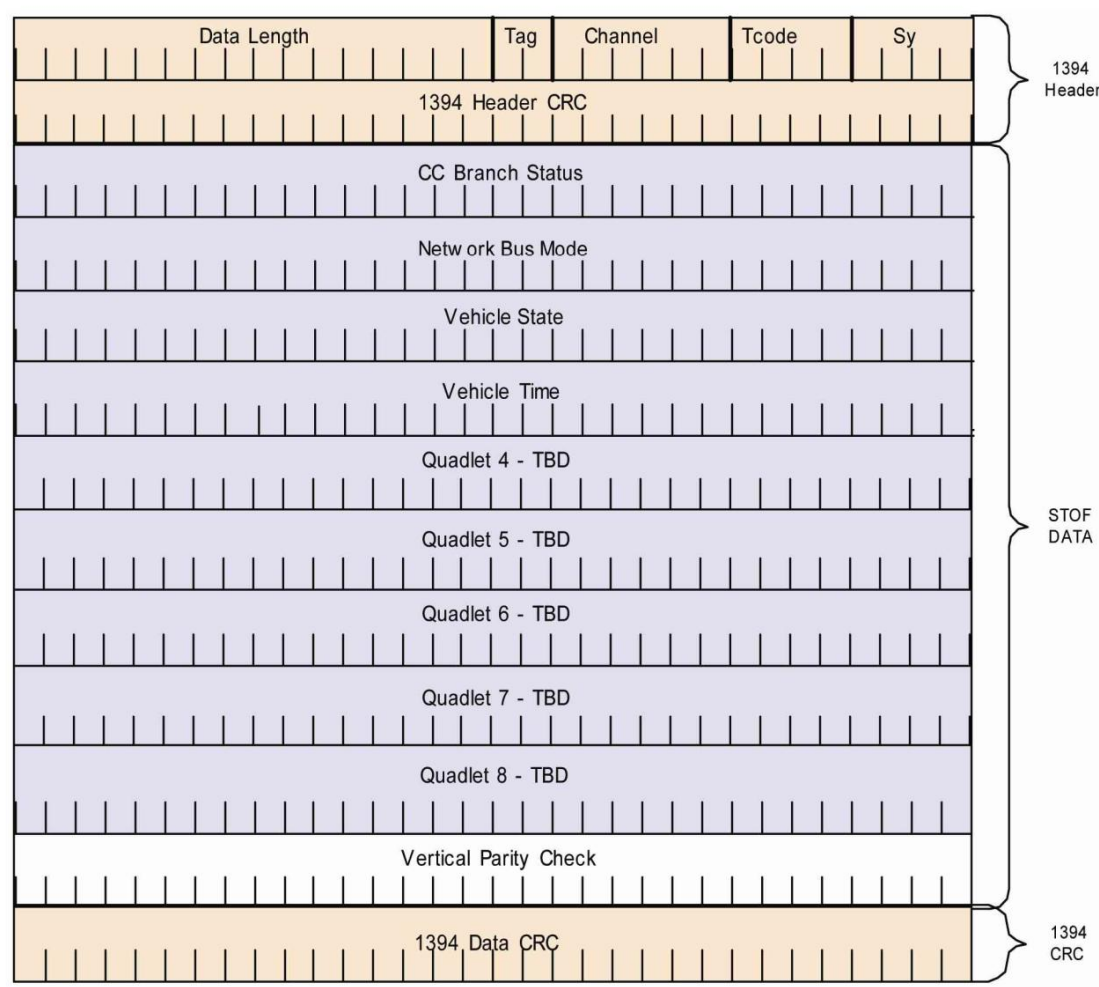


图 8 STOF 数据包格式

ASM 异步数据流包

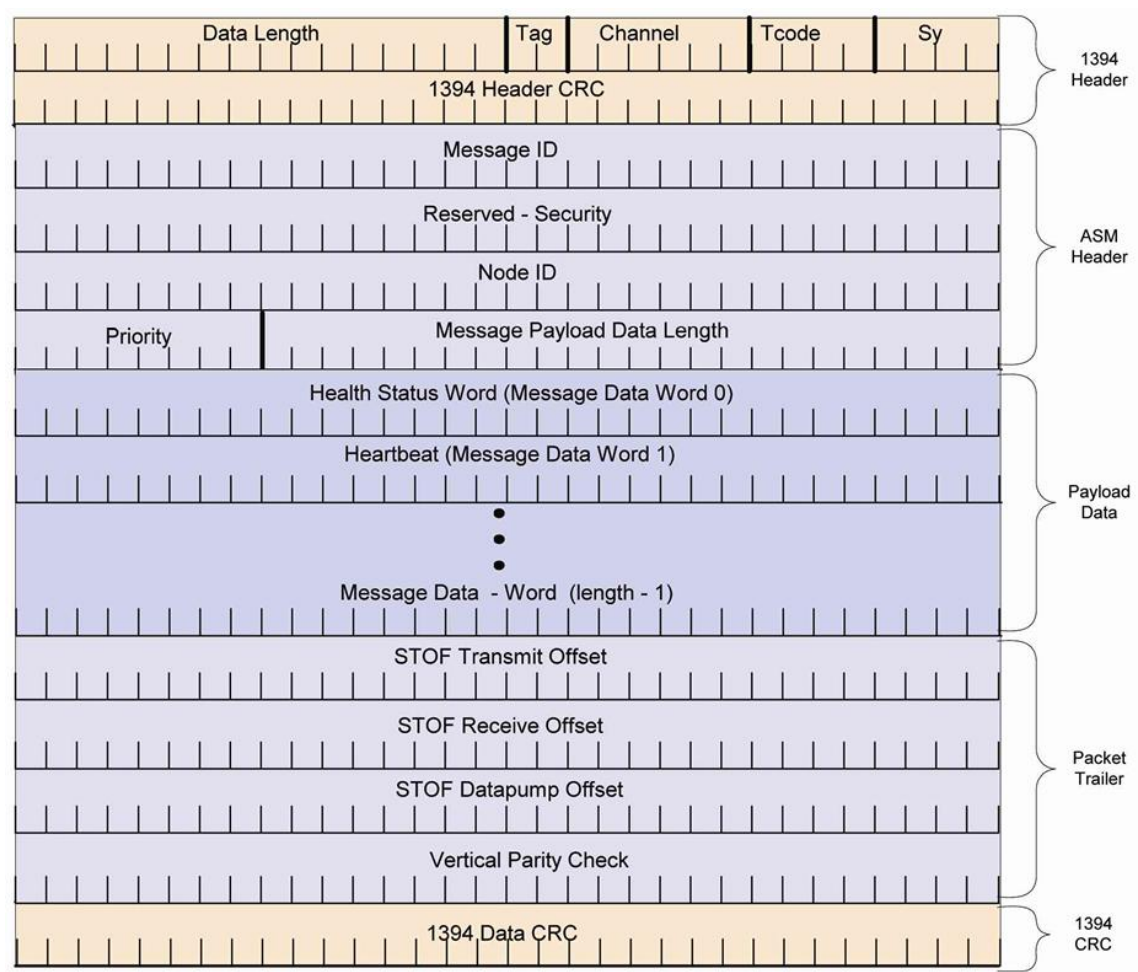


图 9 ASM 异步数据流包格式